

Logique et circuit suite

1 Retour sur l'Apollo Guidance Computer

Le calculateur de navigation du programme Apollo ou **A**pollo **G**uidance **C**omputer

Un calculateur complet réalisé uniquement avec des portes NOR à 3 entrées.

Le programme *Apollo* a contribué à l'essor de l'informatique : le développement des programmes de navigation et de pilotage des vaisseaux Apollo voit apparaître la scission entre matériel et logiciel.

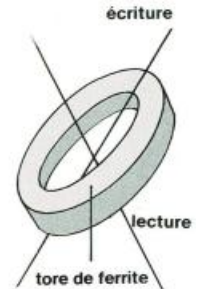


Les méthodes de programmation et de test sont également en partie nées des exigences de fiabilité et de la complexité des logiciels développés pour le programme.

Enfin, le projet lance l'utilisation des circuits intégrés qui ont fait leur apparition en 1961. La NASA achète au début du programme 60 % de la production mondiale pour les besoins des ordinateurs des vaisseaux Apollo¹.



Ce calculateur réalisé uniquement en circuits câblés démarre en 1ms ! La mémoire est réalisée en tores de ferrite entièrement connectées à la main par des ouvrières du textile.



Le système d'exploitation pouvait exécuter six tâches simultanément et gérer l'éjection de tâches moins prioritaires s'il était surchargé. L'AGC a été élaboré sous la supervision de l'équipe de Margaret Hamilton².

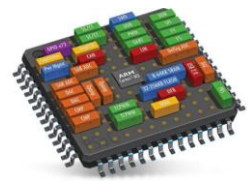
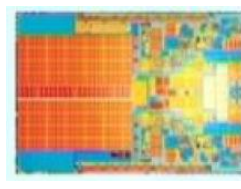
15 bit	One's Complement	Accumulator Machine
Integrated Circuits	Microcoded	Core Rope Memory
Gyroscope Accelerometer	Radar	Jets
Preemptive Real-Time	Fault-Tolerant	Virtual Machines
Guidance	Navigation	Fly-By-Wire

- Technologie années 1960
- Innovant à cette époque
- Périphériques très intéressants
- Révolutionnaire pour cette époque
- Pour aller sur la lune



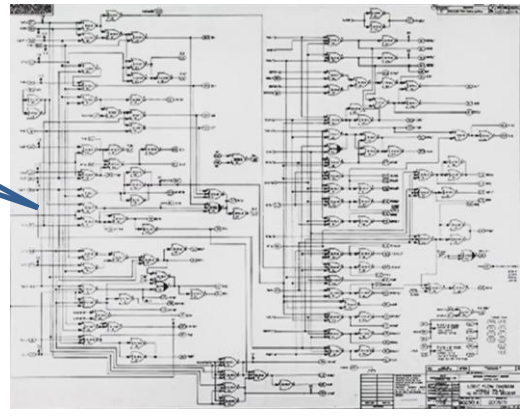
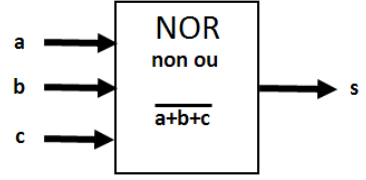
Mémoire à tores de ferrites

¹ https://fr.wikipedia.org/wiki/Programme_Apollo
² [https://fr.wikipedia.org/wiki/Margaret_Hamilton_\(scientifique\)](https://fr.wikipedia.org/wiki/Margaret_Hamilton_(scientifique))



Le listing du programme.

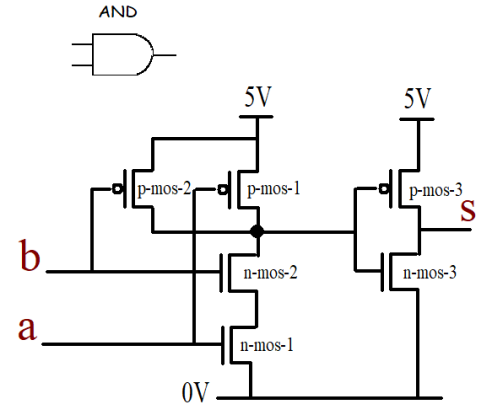
Une des 16 pages du schéma avec 5000 portes NOR



Q1. Voilà la réalisation d'un opérateur ET. En fonction de contraintes technologique il est constitué de deux opérateurs vus dans le document précédent.

(feuille réponse ✍)

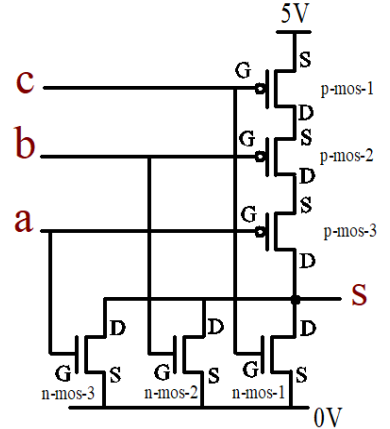
- Identifier les deux opérateurs.
- Les entourer sur le schéma.
- Donner le logigramme correspondant.



Q2. Analyse de la porte NOR a 3 entrées utilisée dans l'AGC

(feuille réponse ✍)

- Compléter la table de vérité
- Donner la relation entrées-sortie $x \Leftrightarrow y$
- Analyser le fonctionnement

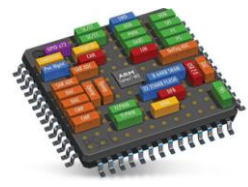
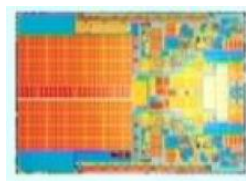


2 Algèbre de Boole quelques règles

Le calcul binaire utilise quelques règles résumées ci-dessous ou x et y sont des variables binaires :

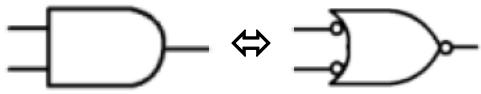
$1 + x = 1$	$0 \cdot x = 0$	$\neg x \cdot x = 0$	$1 \cdot x = x$	$0 + x = x$
$\neg \neg x = x$	$x + \neg x \cdot y = x + y$ (absorption)	$\neg x \cdot y + x \cdot \neg y = x \oplus y$ (ou exclusif)		
$\neg(x \cdot y)$ NAND	$\neg(x+y)$ NOR	$x \cdot (y + z) = x \cdot y + x \cdot z$ (distributivité)		
$\neg(x + y) = \neg x \cdot \neg y$		$\neg(x \cdot y) = \neg x + \neg y$ (Règles de De Morgan)		

	INV	OU	ET	NOR	NAND	XOR
Symbole de l'opérateur						
Symbole équivalent obtenu avec les lois de De Morgan						



Q3. Étude de la double représentation des portes logiques de bases.

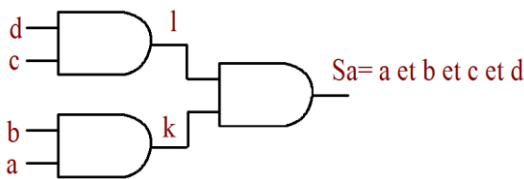
- En utilisant les lois de De Morgan démontrez l'équivalence des symboles ci-dessous.



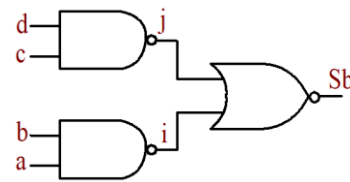
Q4. Augmentation du nombre des entrées.

- Voilà deux propositions pour la réalisation d'un opérateur ET à quatre entrées. Vérifier que les deux propositions sont équivalentes. Pour le faire écrire l'équation de la sortie S_b . Puis simplifier l'expression en utilisant les règles de De Morgan

Proposition A



Proposition B



Q5. A l'aide d'une table de vérité vérifier la règle d'absorption $x + /x \cdot y = x + y$

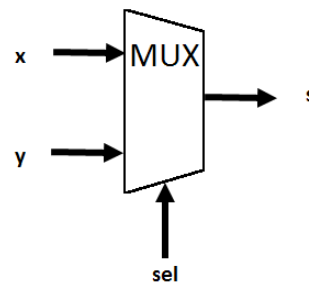
3 Mise en équation

Un multiplexeur est une fonction qui réalise la sélection de données. Pour cela une entrée, ou un groupe d'entrées, que l'on peut appeler entrée(s) d'adressage(s) réalise la sélection pour la sortie s soit de l'entrée x soit de l'entrée y . Tous les signaux sont des signaux logiques valant 0 ou 1.

(feuille réponse)

Q6. Avec une entrée de sélection constituée d'un seul fil combien de choix pouvons-nous gérer ?

Q7. On souhaite obtenir le fonctionnement suivant : si la sélection vaut 0 alors on sélectionne l'entrée x , donc $s = x$, sinon, si la sélection vaut 1 on sélectionne l'entrée y donc $s = y$. Remplir la table de vérité.



sel	y	x	s
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Q8. A partir de la table de vérité écrire sans chercher à la simplifier l'équation de la sortie s .

Q9. Écrire cette même équation uniquement avec sel , x et y et $/$. Cette façon de procéder est fondamentale car il faut réfléchir 'logique'. On raisonne sur les variables logiques des problèmes à résoudre et on trouve directement la solution. Cela libère du côté besogneux des tables de vérités.

Logique et circuit suite

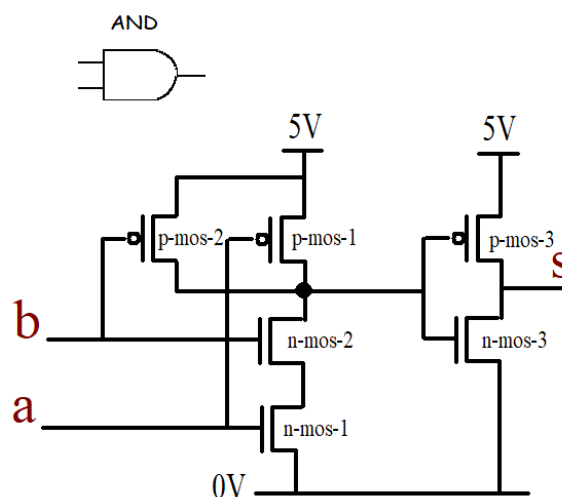
Nom :

Note : / 20

Classe :

Q1. Voilà la réalisation d'un opérateur ET. En fonction de contraintes technologique il est constitué de deux opérateurs vus dans le document précédent.

- Identifier les deux opérateurs.
- Les entourer sur le schéma.
- En utilisant les symboles logiques donner le logigramme correspondant.



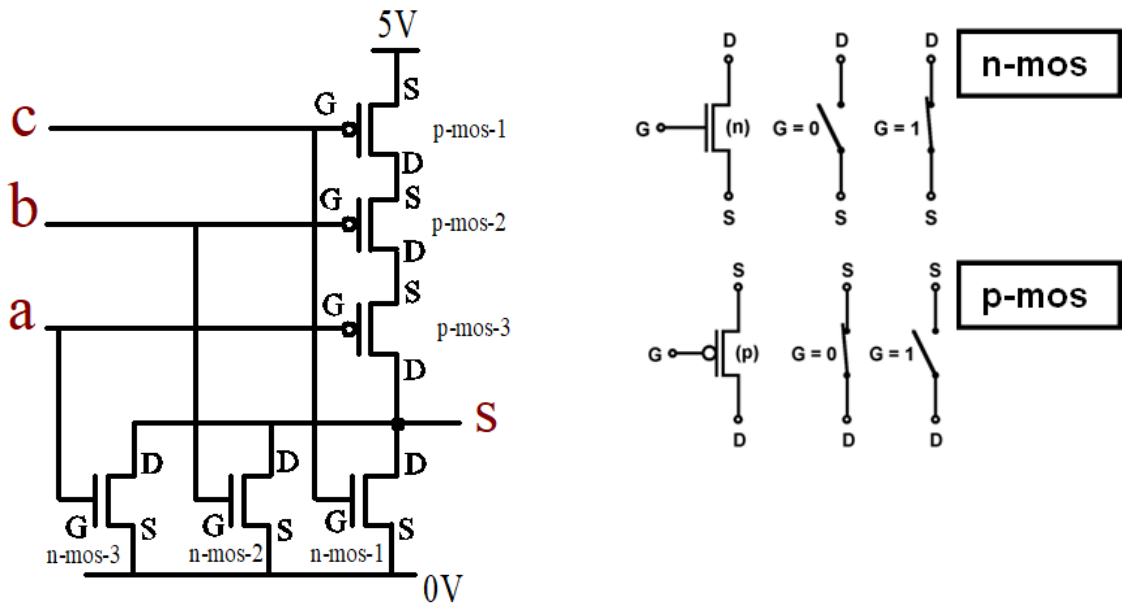
Q2. Analyse de la porte NOR a 3 entrées utilisée dans l'AGC

- Compléter la table de vérité

c	b	a	s
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

- Donner la relation d'implication entrées-sortie $x \Rightarrow y$

- Analyser le fonctionnement, est-ce bien le comportement attendu ?



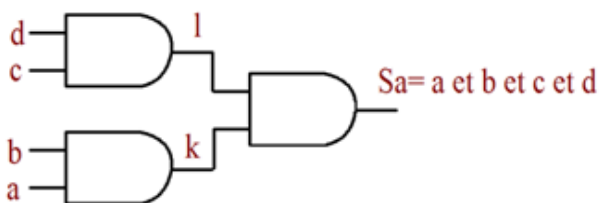
c	n-mos-1	p-mos-1	b	n-mos-2	p-mos-2	a	n-mos-3	p-mos-3	s
0			0			0			
0			0			1			
0			1			0			
0			1			1			
1			0			0			
1			0			1			
1			1			0			
1			1			1			

Q3 : Double représentation.

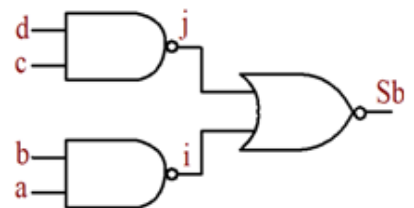


Q4 : Augmentation du nombre des entrées.

Proposition A



Proposition B

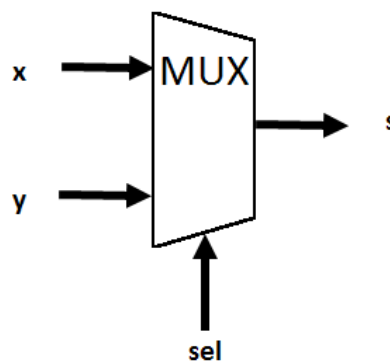


Q5 : Vérifier la règle d'absorption.

y	x	$\neg x$	$\neg x \cdot y$	$x + \neg x \cdot y$	$x + y$
0	0				
0	1				
1	0				
1	1				

Exemple de mise en équation : le multiplexeur.

Q6 : Nombre de choix avec une entrée ?



Q7 : Table de vérité du multiplexeur.

sel	y	x	s
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Q8 :

Q9 :